

## Pomôcka pre pochopenie inštrukcií simulátora MIPSIM

ADD R1, R2, R3	$R1 \leftarrow R2 + R3$
ADDI R1, R2, konšt.	$R1 \leftarrow R2 + \text{konšt.}$
AND R1, R2, R3	$R1 \leftarrow R2 \text{ and } R3$
ANDI R1, R2, konšt.	$R1 \leftarrow R2 \text{ and konšt.}$
BEQ R1, R2, náv.	ak $R1 == R2$ , ide na náv.
BNEQ R1, R2, náv.	ak $R1 \neq R2$ , ide na náv.
DIV R1, R2, R3	$R1 \leftarrow R2 / R3$ (so znamienkom)
DIVU R1, R2, R3	$R1 \leftarrow R2 / R3$ (bez znamienka)
LI R1, konšt.	$R1 \leftarrow \text{konšt.}$
LUI R1, konšt.	$R1 \leftarrow \text{konšt.}$
LW R1, off(R2)	$R1 \leftarrow \text{slovo z dát. pamäti z adresy (off+R2)}$
MUL R1, R2, R3	$R1 \leftarrow R2 \times R3$
MULU R1, R2, R3	$R1 \leftarrow R2 \times R3$
NOP	prázdna
NOR R1, R2, R3	$R1 \leftarrow R2 \text{ nor } R3$
OR R1, R2, R3	$R1 \leftarrow R2 \text{ or } R3$
ORI R1, R2, konšt.	$R1 \leftarrow R2 \text{ or konšt}$
SLLV R1, R2, R3	$R1 \leftarrow \text{logický posun } R2 \text{ doľava o } R3$
SRLV R1, R2, R3	$R1 \leftarrow \text{logický posun } R2 \text{ doprava o } R3$
SUB R1, R2, R3	$R1 \leftarrow R2 - R3$
SUBI R1, R2, konšt.	$R1 \leftarrow R2 - \text{konšt.}$
SW R1, off(R2)	$R1 \rightarrow \text{do dát. pamäti na adresu (off+R2)}$
XOR R1, R2, R3	$R1 \leftarrow R2 \text{ xor } R3$
XORI R1, R2, konšt.	$R1 \leftarrow R2 \text{ xor konšt.}$

## Adresovanie dátovej pamäti

adress	data	memory
00000000-0000000F	00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00	
adresy	3 2 1 0 7 6 5 4 B A 9 8 F E D C	
00000010-0000001F	00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00	
adresy	13 12 11 10 17 16 15 14 1B 1A 19 18 1F 1E 1D 1C	
00000020-0000002F	00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00	
adresy	23 22 21 20 27 26 25 24 2B 2A 29 28 2F 2E 2D 2C	

**Pozn.**

**Najmenšia adresovateľná časť pamäti je 1 byte !!!**

**T.j. 00 = 1 byte = 8 bitov**